rev.1.1

HPC-520

取扱説明書

PC104 バスモジュール

16 ビット/16(8)ch 絶縁型 AD 変換
＆ 16 ビット・デジタル入出力ボード

有限会社　ハイデット
〒243-0432　神奈川県海老名市中央 3-4-22　908
TEL　046（233）3439

はじめに

このマニュアルは HPC-520 の概要等について説明しています。各 LSI についての詳細は必要に応じてデータシートを参照してください。
ハードウエアの不具合に関しましてのサポートはいたしますが、RTOS を含めたソフト面のサポートは基本的にはしておりません。

【注意事項】
（１）本書の内容に関しては将来予告なしに変更することがあります。
（２）仕様範囲内において、使用部品、回路図など予告なく変更する場合があります。
（３）本書の一部または全部を無断で転載することは禁止いたします。
（４）本書の内容については万全を期して作成いたしましたが、万一ご不審な点や誤り、記載もれなどお気づきの点がございましたら、当社技術部にご遠慮なくお申しつけください。

【本ボードご使用上の注意事項】
（１）本ボードは、静電気および衝撃などに十分注意して慎重にお取扱いください。
（２）外部入出力電圧、電流は、定格値を越えないよう注意してください。
（３）コネクタの向き、ピン番号の誤りに注意してください。
（４）本ボードの改造及び、その使用にともなった弊害につきましては、当社は一切の責任を負いかねます。
（５）人体に危害を与えたりする恐れのある用途や高い信頼性が要求される用途には使用しないでください。

【凡例】
（１） 不定数値の表記は、ｘで表してます。
（２） 数字の表記で１６進数は、xxxxh で表してます。
（３） ローアクティブの信号は、信号名の前に小文字のｎをつけてます。
（４） 入出力記号は、I＝入力、0＝出力、I/0＝入出力を表してます。

目 次

目 次 i
1 概要 1
2 仕様 1
3 ブロック図 2
4 外形図 3
5 I/O アドレス一覧 4
6 デジタル入出力の詳細 5
7 アナログ入力の詳細 6
8 割込み機能 7
9 PC104 使用 I/O バスの詳細 7
10 コントロール／ステータス・レジスタ 8
11 設定 14
11.1 スイッチおよびジャンパの設定 14
11.1.1 スイッチおよびジャンパ設定の詳細 14
12 コネクタ 15
13 AD 変換制御フローチャート 18

1 概要

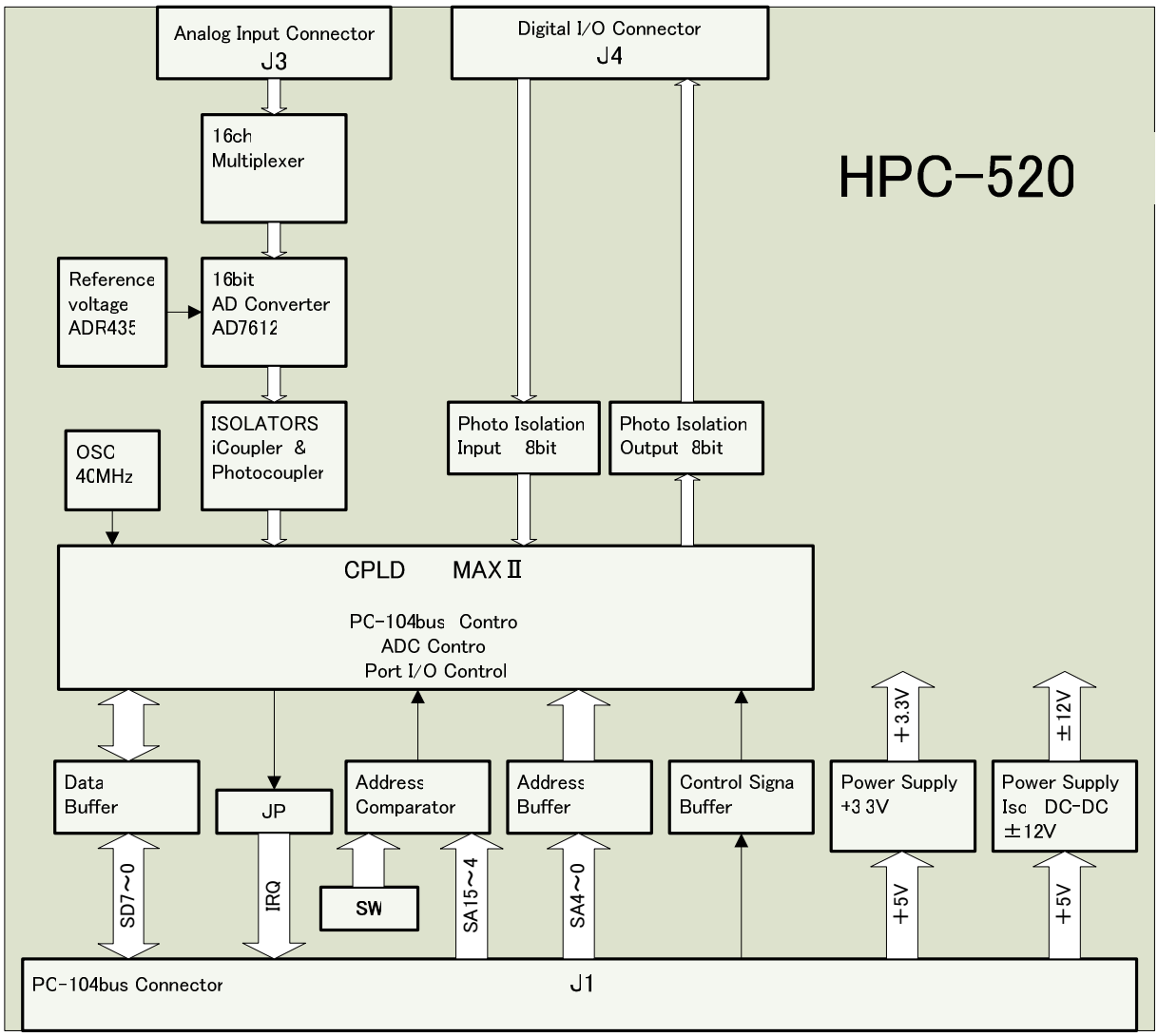
アナログ１６チャンネルの１６ビットＡＤ変換、および各８ビットのアイソレーションされたデジタル入出力ポートを備えています。

ＡＤ変換回路は、iカプラおよびフォトカプラでＰＣ１０４バス側とは絶縁されています。
アナログとデジタル系のそれぞれに専用コネクタを使用、また各アナログチャンネルごとにリターン（ＧＮＤ）端子が用意されています。

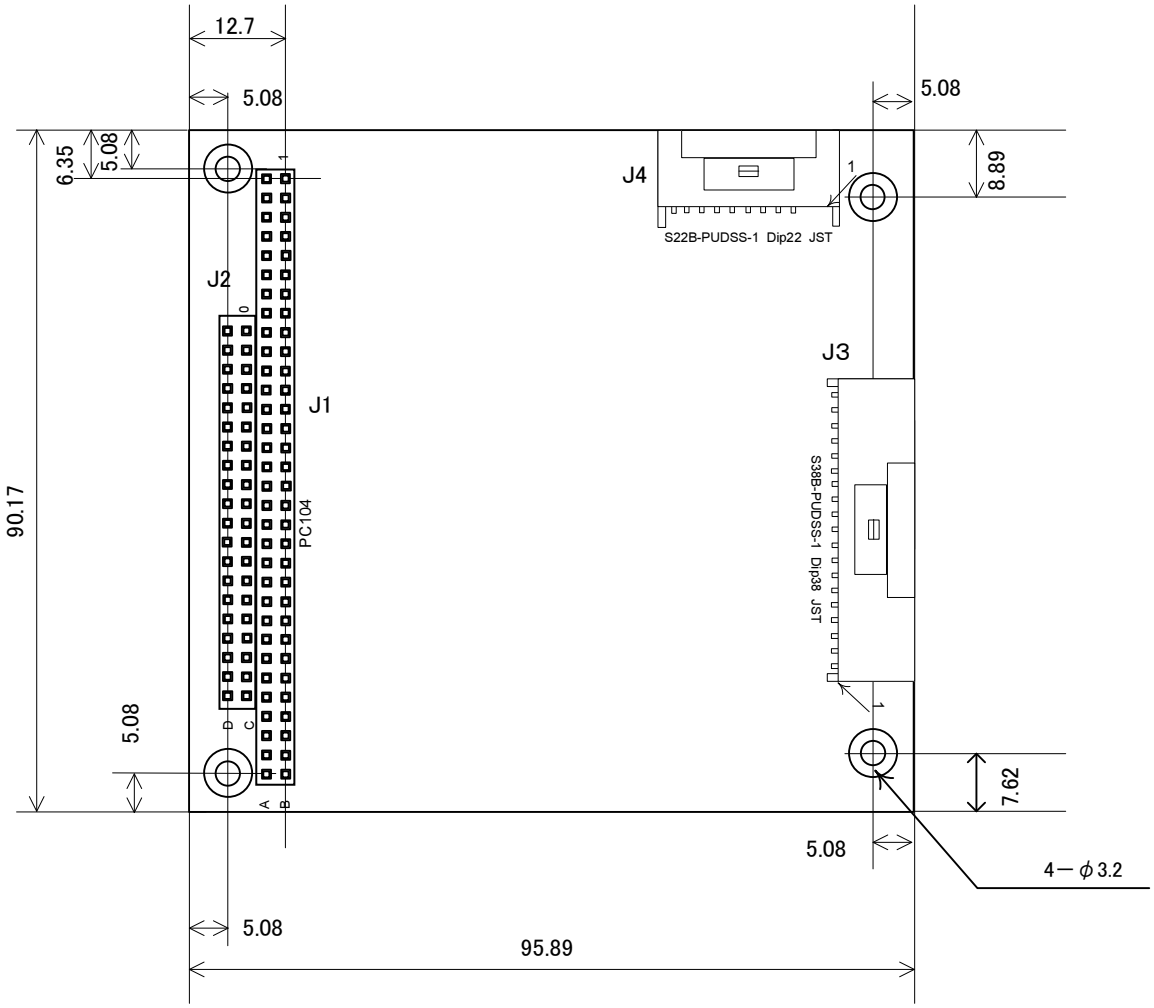
2 仕様

AD部	ADコンバータ	AD7612BSTZ	AnalogDevice
	分解能	16bit	
	入力電圧範囲	0～5V、0～10V、±5V、±10Vをソフトウェア選択	
	低消費	パワーダウン機能の装備	
	AD変換速度	60nS（カプラ）＋0.25uS（セレクタ）＋1.7uS（AD変換）	チャンネル切替を含む
	チャンネル数	16ch（シングル）または 8ch（差動）選択	
	ADコード	バイナリまたは 2 の補数をソフトウェア選択	
	変換開始トリガ	ソフトウェア設定	
	REF電圧	外部基準電圧（ADR435）を採用	
	その他の入力	チップ温度および外部基準電圧の測定が可能。	（シングルエンド時）
デジタル入出力	出力数	アイソレーションデジタル出力　8ch （外部接続I_C=5mA　max）	状態表示あり
	入力数	アイソレーションデジタル入力　8ch （外部接続 12V=4.6mA，24V=9.5mA）	状態表示あり
	外部使用電源	＋12Vor＋24V電源の使用が可能	
標準バス		PC104 bus準拠　(8bit I/O Bus対応)	
絶縁		PC-104busと外部回路のアイソレーション	
±12V供給電源	出力電流	50mA（max）	
電源		5V　1A（MAX）	
動作環境		温度 0～50℃、湿度 35%～85%（無結露）	
外形寸法		96ｍｍ×90ｍｍ	
環境対応		RoHS	

3 ブロック図


Analog Input Connector
J3
Digital I/O Connector
J4
16ch
Multiplexer
HPC-520
Reference
voltage
ADR43
16bit
AD Converter
AD7612
OSC
40MHz
ISOLATORS
iCoupler &
Photocoupler
Photo Isolation
Input 8bit
Photo Isolation
Output 8bit
CPLD MAXⅡ
PC-104bus Contro
ADC Contro
Port I/O Control
Data
Buffer
JP
Address
Comparator
Address
Buffer
Control Signa
Buffer
Power Supply
+3 3V
Power Supply
Isc DC-DC
±12V
+3.3V
±12V
SD7~0
IRQ
SW
SA15~4
SA4~0
+5V
+5V
PC-104bus Connector
J1

4 外形図


12.7
5.08
5.08
6.35
5.08
J4
1
S22B-PUDSS-1 Dip22 JST
8.89
J2
J3
J1
PC104
S38B-PUDSS-1 Dip38 JST
90.17
5.08
7.62
5.08
4－φ3.2
5.08
95.89

単位：mm

5 I/O アドレス一覧

PC104 バス I/O Space

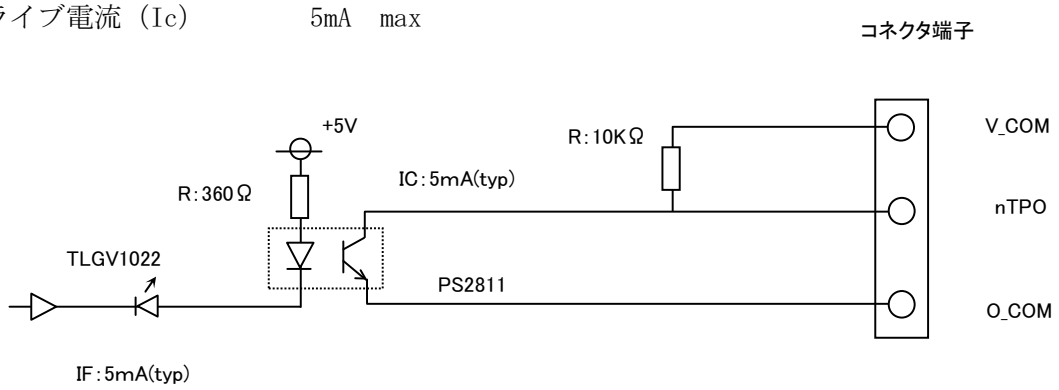
IO アドレス	サイズ (byte)	定義	R/W	転送 ｱｸﾉﾘｯｼﾞ	バス幅
xxx0h	1	AD Low Data	R	—	8
xxx1h	1	AD High Data	R	—	8
xxx2h	1	Analog Channel Select	R/W	—	8
xxx3h	1	AD Status/IT Reset	R/W	—	8
xxx4h	1	Digital Input/Output Register	R/W	—	8
xxx5h	1	AD Control	R/W	—	8
xxx6h	1	AD Triger	W	—	8

※ xxx はスイッチで設定されます。

6 デジタル入出力の詳細

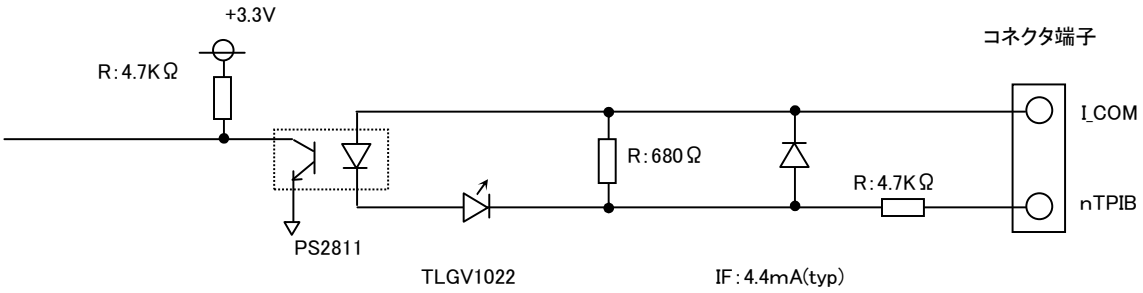
1) フォトアイソレーション出力

・8 出力
・出力タイプ　オープンコレクタ
・絶縁耐圧　24V max
・ドライブ電流（Ic）　5mA max



2) フォトアイソレーション入力

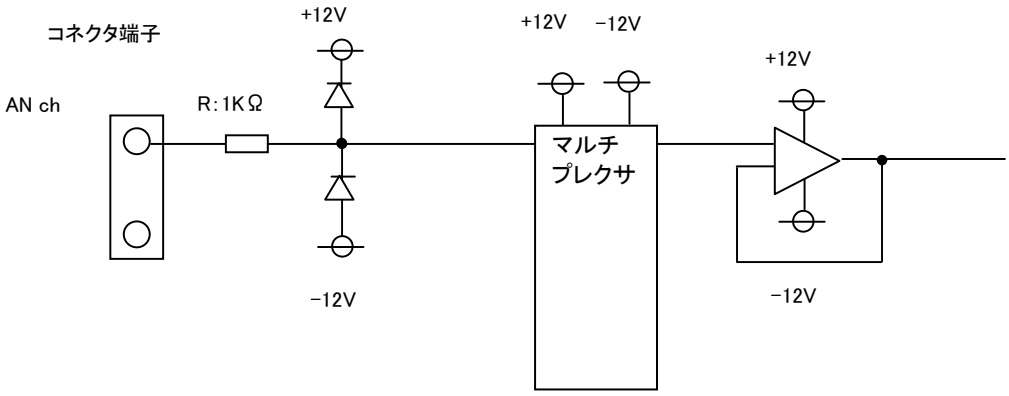
・8 入力
・入力　シンク型出力に対応
・絶縁耐圧　24V max
・ドライブ電流　5mA max



7 アナログ入力の詳細

アナログ入力と PC104 バス側とは絶縁されております。

・ アナログ入力	16 入力（AN0～15)。
・ 入力電圧範囲	0～5V、 0～10V、±5V、±10V プログラム選択。
・ 分解能	16bit 。
・ 1digit	20V÷65535 [V/digit]＝0.305[mV/digit] (入力電圧範囲±10V の場合)
・差動/シングルエンド指定	ジャンパ選択。 (差動入力 8ch、シングルエンド入力 16ch)
・ 基準電圧	外部基準電圧 ADR435 を使用。
・ AD 変換開始トリガ	ソフトウェアトリガ。
・ LSI のパワーダウン	ソフトウェア制御可能。
・ 出力コード選択	2 の補数またはバイナリ出力選択はソフトで指定可能。
・ 動作モード	ワープモード、ノーマルモード、インパルスモード をソフトウェア指定可能。 （ノーマルモードを推奨)
・ AD 変換速度	約 1.7us（ノーマルモードの時)。
・ スループツト	ノーマルモードで同一チャンネルの AD 変換では 500Kbps ただし、PC104 バスのマスタ側の処理能力によります。



8 割込み機能

ボードの割込み発生要因

1) AD 変換終了

注：PC104 バスの割込みレベルはジャンパーで選択。

9 PC104 使用 I/O バスの詳細

1) アドレスバス（SA0～15）	16 ビット
2) データバス（SD0～7）	8 ビット
3) アクセス空間	I/O 空間サポート
4) DMA 要求（DRQ1）	未サポート
5) 割込み（IRQ3～9）	ジャンパーで選択可能
6) 電源（5V）	5V のみサポート
7) 電源（-5V, ±12V）	未サポート

10 コントロール／ステータス・レジスタ

AD データレジスタ（下位バイト）

	D7	D6	D5	D4	D3	D2	D1	D0
XXX0h	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
	R	R	R	R	R	R	R	R

AD7～0

AD 変換された下位データ

AD データレジスタ（下位バイト）

	D7	D6	D5	D4	D3	D2	D1	D0
XXX1h	AD15	AD14	AD13	AD12	AD11	AD10	AD9	AD8
	R	R	R	R	R	R	R	R

AD15～8

AD 変換された上位データ

※ xxx はスイッチで設定されます。

Analog Channel Select & AD Triger

AD 制御レジスタ

	D7	D6	D5	D4	D3	D2	D1	D0
XXX2h	—	IE	—	SEL4	SEL3	SEL2	SEL1	SEL0
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

SEL4～0

アナログチャンネルを選択する

SEL4	SEL3	SEL2	SEL1	SEL0	選択チャンネル	備考
0	0	0	0	0	0	
0	0	0	0	1	1	
0	0	0	1	0	2	
0	0	0	1	1	3	
0	0	1	0	0	4	
0	0	1	0	1	5	
0	0	1	1	0	6	
0	0	1	1	1	7	
0	1	0	0	0	8	
0	1	0	0	1	9	
0	1	0	1	0	10	
0	1	0	1	1	11	
0	1	1	0	0	12	
0	1	1	0	1	13	
0	1	1	1	0	14	
0	1	1	1	1	15	
1	0	0	0	0	16	ソフトキャリブレーション AD7612 温度センサー(TEMP) 注 2
1	0	0	0	1	17	ソフトキャリブレーション 5V (REF 電圧) 注 2
1	0	0	1	0	18	ソフトキャリブレーション 0V (AGND) 注 2
—	—	—	—	—	—	—
1	1	1	1	1	未選択	

注 1 指定以外のコードは使用不可
注 2 16ch シングルモードのときのみ有効

IE

AD 変換終了割込みイネーブル
0：割込みマスク
1：割込みイネーブル

AD Status

AD ステータスレジスタ

	D7	D6	D5	D4	D3	D2	D1	D0
XXX3h	nCBUSY	ー	nINT	—	—	—	—	—
	R	R	R	R	R	R	R	R

nINT

割込みステータス

0：AD 変換終了割込み発生

1：AD 変換終了割込み発生なし

nCBUSY

本 AD 基板のデータ変換状態

0：AD 変換およびシリアルからパラレル変換中、または AD コントロールデータ送信中。

1：AD レディ状態

注意 3　割込みイネーブル状態で使用すること。nCBUSY＝1 かつ nINT＝0 で AD 変換終了状態です。

割り込みリセットレジスタ

	D7	D6	D5	D4	D3	D2	D1	D0
XXX3h	—	—	—	—	—	—	—	—
	W	W	W	W	W	W	W	W

注意 3　このアドレスへの書込み動作により割込み nINT ビットが 1 にリセットされます。

Digital Input Register

フォトアイソレーションデジタル入力

	D7	D6	D5	D4	D3	D2	D1	D0
XXX4h	TPI7	TPI6	TPI5	TPI4	TPI3	TPI2	TPI1	TPI0
	R	R	R	R	R	R	R	R

bit	制御ﾎﾞｰﾄﾞ 信号名	ターゲット 信号名	0	1
D0	TPI0			
D1	TPI1			
D2	TPI2			
D3	TPI3			
D4	TPI4			
D5	TPI5			
D6	TPI6			
D7	TPI7			

※ インタフェースに LOW が入力されるとレジスタに 1 が読込まれます。

Digital Output Register

フォトアイソレーションデジタル出力

	D7	D6	D5	D4	D3	D2	D1	D0
XXX4h	TPO7	TPO6	TPO5	TPO4	TPO3	TPO2	TPO1	TPO0
	W	W	W	W	W	W	W	W

bit	制御ﾎﾞｰﾄﾞ 信号名	ターゲット 信号名	0	1
D0	TPO0			
D1	TPO1			
D2	TPO2			
D3	TPO3			
D4	TPO4			
D5	TPO5			
D6	TPO6			
D7	TPO7			

※ レジスタに 1 を書込むと、インタフェースには LOW が出力される。

AD Control

AD コントロールレジスタ

	D7	D6	D5	D4	D3	D2	D1	D0
XXX5h	START	BIPOLAR	TEN	PD	IMPULSE	WART	OB/n2C	—
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7　START　スタート・ビット。START がハイレベルの場合、SCCLK の最初の立上りでレジスタに新しい設定のロードが開始されます。

D6　BIPOLAR　入力範囲の選択。以下に基づいて、ビット 6 の TEN とともに使用します。

入力範囲	BIPOLAR	TEN
0～5V	ローレベル	ローレベル
0～10V	ローレベル	ハイレベル
±5V	ハイレベル	ローレベル
±10V	ハイレベル	ハイレベル

D5　TEN　入力範囲の選択。ビット 7 の BIPOLAR を参照。

D4　PD　パワーダウン。

PD＝ローレベル、通常動作。

PD＝ハイレベル、ADC をパワーダウン。

パワーダウン時にアクセス可能です。ADC をパワーアップするには、次の設定時に PD＝ローレベルを書き込みます。

D3　IMPULSE　モード選択。以下に基づいて、ビット 3 の WARP とともに使用します。

モード	WARP	IMPULSE
ノーマル	ローレベル	ローレベル
インパルス	ローレベル	ハイレベル
ワープ	ハイレベル	ローレベル
ノーマル	ハイレベル	ハイレベル

※ノーマルモードで使用してください。

D2　WARP　モード選択。ビット 4 の IMPULSE を参照。

D1　OB/2C　出力コーディング。

OB/2C＝ローレベル、2 の補数出力を使用。

OB/2C＝ハイレベル、ストレート・バイナリ出力を使用。

D0　RSV　予備。

出力コードと入力電圧の理論値

	V_{REF} = 5 V				Digital Output Code	
Description	V_{IN} = 5 V	V_{IN} = 10 V	V_{IN} = ±5 V	V_{IN} = ±10V	StraightBinary	TwosComplement
FSR - 1 LSB	4.999924 V	9.999847 V	+4.999847 V	+9.999695 V	0xFFFF [1]	0x7FFF [1]
FSR - 2 LSB	4.999847 V	9.999695 V	+4.999695 V	+9.999390 V	0xFFFE	0x7FFE
Midscale+1LSB	2.500076 V	5.000153 V	+152.6 µV	+305.2 µV	0x8001	0x0001
Midscale	2.5 V	5.000000 V	0 V	0 V	0x8000	0x0000
Midscale-1LSB	2.499924 V	4.999847 V	-152.6 µV	-305.2 µV	0x7FFF	0xFFFF
-FSR + 1 LSB	76.3 µV	152.6 µV	-4.999847 V	-9.999695 V	0x0001	0x8001
-FSR	0 V	0 V	-5 V	-10 V	0x0000 [2]	0x8000 [2]

1 これはアナログ入力範囲より上に対するコードでもあります（$V_{IN+} - V_{IN-} > V_{REF} - V_{REFGND}$）。

2 これはアナログ入力範囲より下に対するコードでもあります（$V_{IN+} - V_{IN-} < -V_{REF} + V_{REFGND}$）。

AD Triger

AD スタートレジスタ

	D7	D6	D5	D4	D3	D2	D1	D0
XXX6h	ADC	—	—	—	—	—	—	—
	W	W	W	W	W	W	W	W

ADC

AD 変換開始ビット

0：AD 変換しない

1：AD 変換開始

※ このビットを“1”にして書込むことにより AD 変換が開始されます。

11 設定

11.1 スイッチおよびジャンパの設定

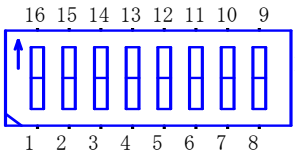
11.1.1 スイッチおよびジャンパ設定の詳細

● PC104 ボードの I/O アドレスの設定

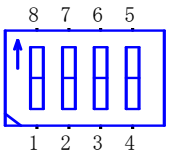
ベース I/O アドレスは SW1、SW2 で設定します。このスイッチは ON で“0”OFF で“1”になります。

SA アドレス	SA15	SA14	SA13	SA12	SA11	SA10	SA9	SA8	SA7	SA6	SA5	SA4
SW1 番号	1	2	3	4	5	6	7	8				
SW2 番号									1	2	3	4

SW1



SW2



● PC104 ボード割込み設定

JP1 SIRQ 9 7 6 5 4 3	ジャンパ設定	設定内容
11 9 7 5 3 1 ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ 12 10 8 6 4 2	1-2 ショート	SIRQ3
	3-4 ショート	SIRQ4
	5-6 ショート	SIRQ5
	7-8 ショート	SIRQ6
	9-10 ショート	SIRQ7
	11-12 ショート	SIRQ9

※ ▭ 印は、出荷設定。

※ 割込みレベルは、1 個設定する。

● JP2 は CPLD リサーブ端子の設定

このジャンパーは、CPLD のリザーブ端子で、一般ユーザーの使用は不可。

● JP3 は JPEG 端子

ALTERA 用デバイスの書込み端子。一般ユーザーの使用は不可。

● 差動、シングルエンドの設定

AD 入力を差動またはシングルエンドで行う場合の設定。

設定は JP4, JP5 をセットで設定します。 切替は電源が OFF の時に行って下さい。

JP4	ジャンパ設定	設定内容
1 2 ○ ○ ○ ○ 3 4	1-2 ショート	16ch シングルエンド
	3-4 ショート	8ch 差動

JP5	ジャンパ設定	設定内容
1 2 3 ○ ○ ○	1-2 ショート	16ch シングルエンド
	2-3 ショート	8ch 差動

※ ▭ 印は、出荷設定。

※ 出荷時は 16ｃｈ シングルエンドです

12 コネクタ

● PC104 bus コネクタ

PC104 のコネクタ 64 極、40 極のコネクタを設けています。
コネクタのピンアサインは以下のとおりです。
40 極のコネクタは、実装が可能ですが本 I/O ボードでは未実装です。

J1				
Pin	A		B	
1	IOCHOK*	N.C.	GND	
2	D7		RSTDRV	
3	D6		+5V	
4	D5		IRQ9	N.C.
5	D4		-5V	N.C.
6	D3		DRQ2	N.C.
7	D2		-12V	N.C.
8	D1		ENDXFR*	N.C.
9	D0		+12V	N.C.
10	IOCHRDY		GND/KEY	N.C.
11	AEN		SMEMW*	N.C.
12	A19	N.C	SMEMR*	N.C.
13	A18	N.C	IOW*	
14	A17	N.C	IOR*	
15	A16	N.C	DACK3*	N.C.
16	A15		DRQ3	N.C.
17	A14		DACK1*	N.C
18	A13		DRQ1	N.C
19	A12		REFRESH*	N.C
20	A11		SYSCLK	8MHz
21	A10		IRQ7	
22	A9		IRQ6	
23	A8		IRQ5	
24	A7		IRQ4	
25	A6		IRQ3	
26	A5		DACK2*	N.C
27	A4		TC	N.C.
28	A3		BALE	N.C.
29	A2		+5V	
30	A1		OSC	N.C.
31	A0		GND	
32	GND		GND	

※ N.C は本 I/O ボードでは未接続。

J2				
Pin	D		C	
0	GND		GND	
1	MEMCS16*	N. C.	SBHE*	N. C.
2	IOCS16*	N. C.	LA23	N. C.
3	IRQ10	N. C.	LA22	N. C.
4	IRQ11	N. C.	LS21	N. C.
5	IRQ12	N. C.	LS20	N. C.
6	IRQ15	N. C.	LS19	N. C.
7	IRQ14	N. C.	LA18	N. C.
8	DACK0*	N. C.	LA17	N. C.
9	DRQ0	N. C.	MEMR*	N. C.
10	DACK5*	N. C.	MEMW*	N. C.
11	DRQ5	N. C.	SD8	N. C.
12	DACK6*	N. C.	SD9	N. C.
13	DRQ6	N. C.	SD10	N. C.
14	DACK7*	N. C.	SD11	N. C.
15	DRQ7	N. C.	SD12	N. C.
16	+5V		SD13	N. C.
17	MASTER*	N. C.	SD14	N. C.
18	GND		SD15	N. C.
19	GND		GND/KEY	N. C.

J3 （アナログ入力）

Pin	シングルエンド	差動.信号	TARGET 信号	Pin	信号名	TARGET 信号
1	AIN0	AIN0+		2	AGND	
3	AIN8	AIN0-		4	AGND	
5	AIN1	AIN1+		6	AGND	
7	AIN9	AIN1-		8	AGND	
9	AIN2	AIN2+		10	AGND	
11	AIN10	AIN2-		12	AGND	
13	AIN3	AIN3+		14	AGND	
15	AIN11	AIN3-		16	AGND	
17	AIN4	AIN4+		18	AGND	
19	AIN12	AIN4-		20	AGND	
21	AIN5	AIN5+		22	AGND	
23	AIN13	AIN5-		24	AGND	
25	AIN6	AIN6+		26	AGND	
27	AIN14	AIN6-		28	AGND	
29	AIN7	AIN7+		30	AGND	
31	AIN15	AIN7-		32	AGND	
33	—	—		34	AGND	
35	-12V			36	AGND	
37	＋12V			38	AGND	

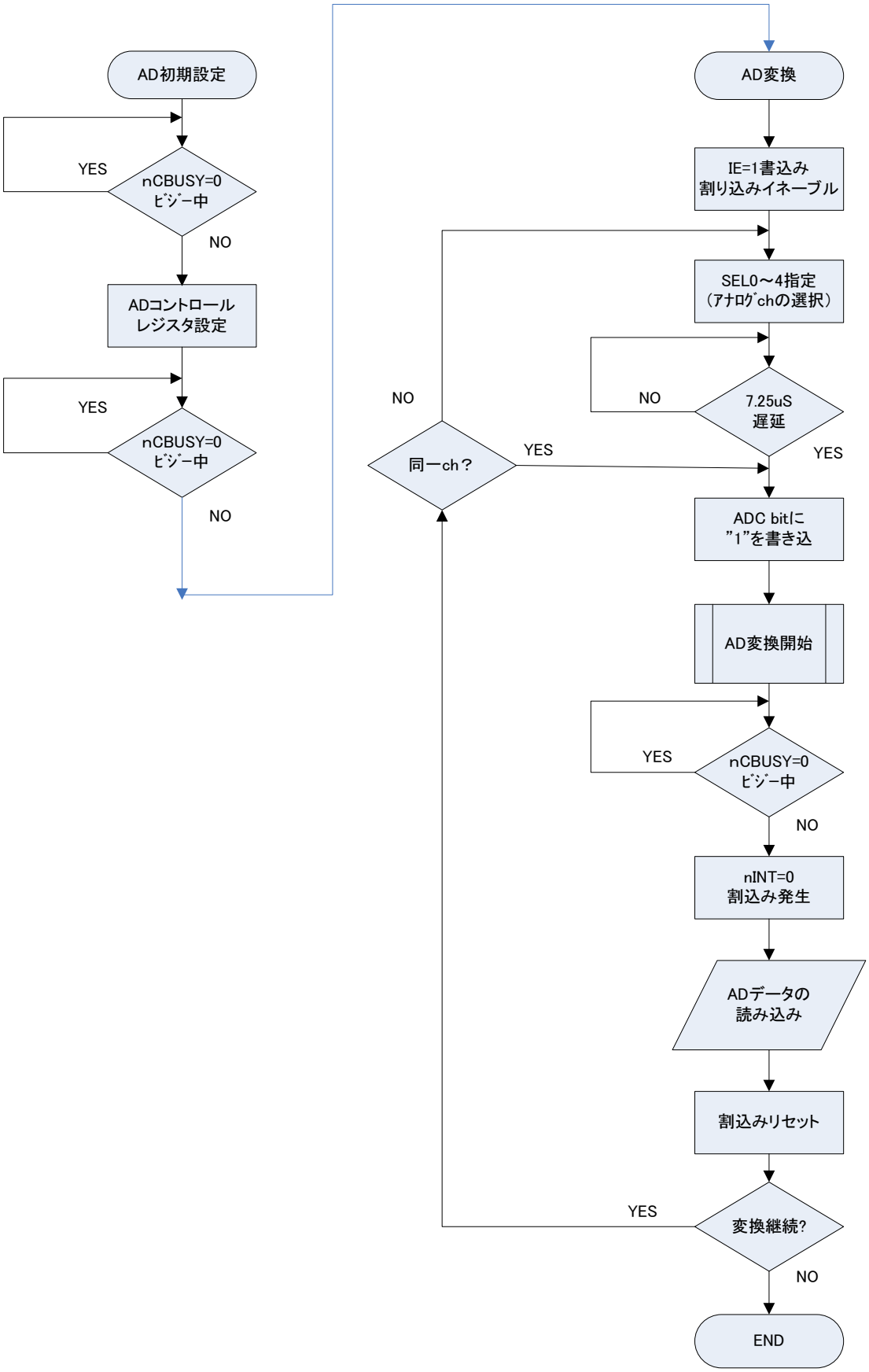
※ ±12V 電源の使用可能電流容量は各 max30mA です

J4 (Photo IN／OUT)

Pin	信号名	TGT Pin No.	TARGET 信号	Pin	信号名	TGT Pin No.	TARGET 信号
1	nTPO1			2	nTPO2		
3	nTPO3			4	nTPO4		
5	nTPO5			6	nTPO6		
7	nTPO7			8	nTPO8		
9	O_COM			10	O_COM		
11	V_COM			12	V_COM		
13	nTPIB1			14	nTPIB2		
15	nTPIB3			16	nTPIB4		
17	nTPIB5			18	nTPIB6		
19	nTPIB7			20	nTPIB8		
21	I_COM			22	I_COM		

※ nTPO*は 10KΩ抵抗が接続されており、その片側が V_COM 端子に接続されています。
※ 6 デジタル入出力の詳細を参照。

13 AD 変換制御フローチャート



rev.1.1

HPC-520

取扱説明書

PC104 バスモジュール

16 ビット/16(8)ch 絶縁型 AD 変換
＆ 16 ビット・デジタル入出力ボード

有限会社　ハイデット
〒243-0432　神奈川県海老名市中央 3-4-22　908
TEL　046（233）3439

はじめに

このマニュアルは HPC-520 の概要等について説明しています。各 LSI についての詳細は必要に応じてデータシートを参照してください。
ハードウエアの不具合に関しましてのサポートはいたしますが、RTOS を含めたソフト面のサポートは基本的にはしておりません。

【注意事項】
（１）本書の内容に関しては将来予告なしに変更することがあります。
（２）仕様範囲内において、使用部品、回路図など予告なく変更する場合があります。
（３）本書の一部または全部を無断で転載することは禁止いたします。
（４）本書の内容については万全を期して作成いたしましたが、万一ご不審な点や誤り、記載もれなどお気づきの点がございましたら、当社技術部にご遠慮なくお申しつけください。

【本ボードご使用上の注意事項】
（１）本ボードは、静電気および衝撃などに十分注意して慎重にお取扱いください。
（２）外部入出力電圧、電流は、定格値を越えないよう注意してください。
（３）コネクタの向き、ピン番号の誤りに注意してください。
（４）本ボードの改造及び、その使用にともなった弊害につきましては、当社は一切の責任を負いかねます。
（５）人体に危害を与えたりする恐れのある用途や高い信頼性が要求される用途には使用しないでください。

【凡例】
（１） 不定数値の表記は、ｘで表してます。
（２） 数字の表記で１６進数は、xxxxh で表してます。
（３） ローアクティブの信号は、信号名の前に小文字のｎをつけてます。
（４） 入出力記号は、I＝入力、0＝出力、I/0＝入出力を表してます。

目 次

目 次 i
1 概要 1
2 仕様 1
3 ブロック図 2
4 外形図 3
5 I/O アドレス一覧 4
6 デジタル入出力の詳細 5
7 アナログ入力の詳細 6
8 割込み機能 7
9 PC104 使用 I/O バスの詳細 7
10 コントロール／ステータス・レジスタ 8
11 設定 14
11.1 スイッチおよびジャンパの設定 14
11.1.1 スイッチおよびジャンパ設定の詳細 14
12 コネクタ 15
13 AD 変換制御フローチャート 18

1 概要

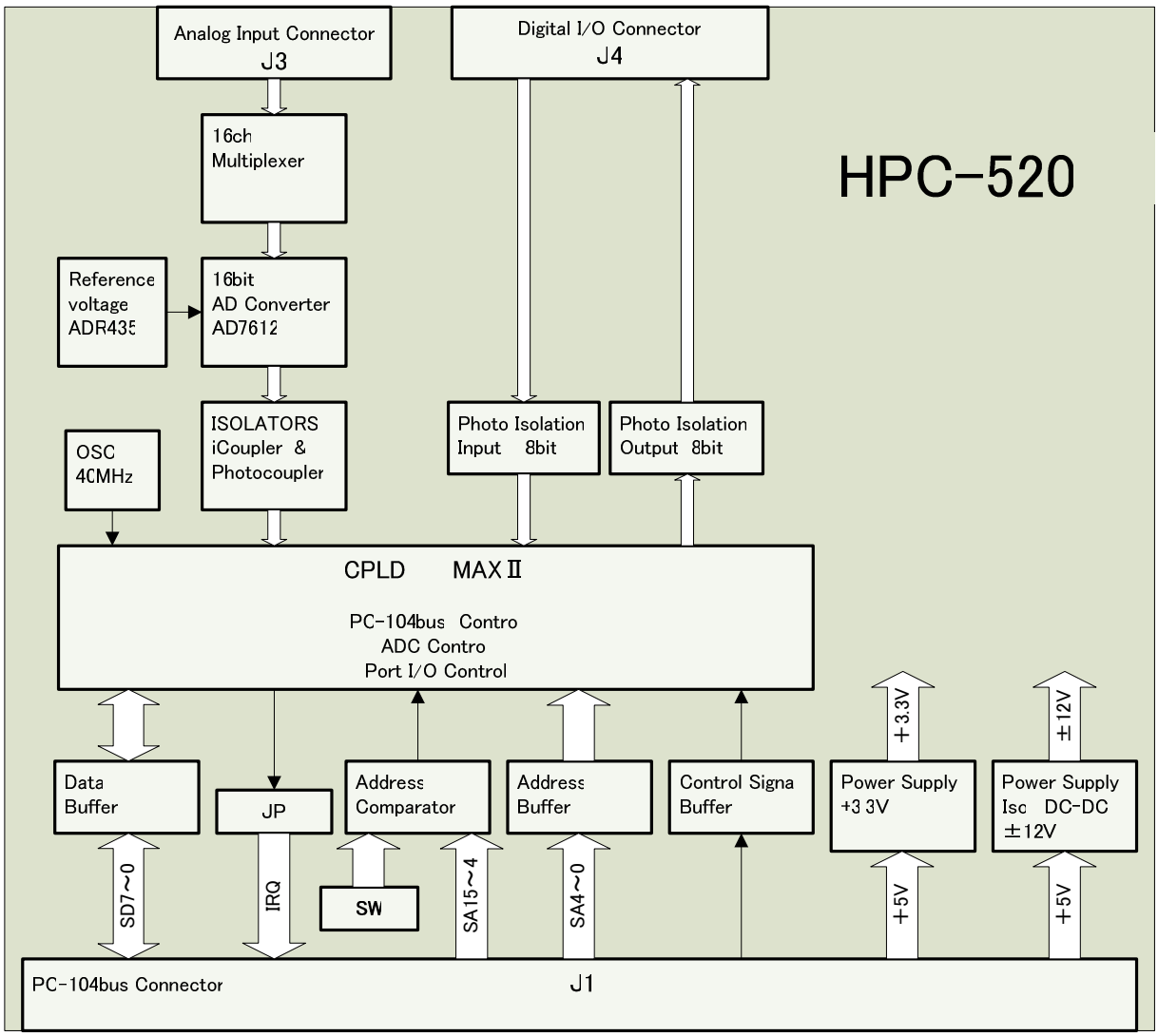
アナログ１６チャンネルの１６ビットＡＤ変換、および各８ビットのアイソレーションされたデジタル入出力ポートを備えています。

ＡＤ変換回路は、iカプラおよびフォトカプラでＰＣ１０４バス側とは絶縁されています。
アナログとデジタル系のそれぞれに専用コネクタを使用、また各アナログチャンネルごとにリターン（ＧＮＤ）端子が用意されています。

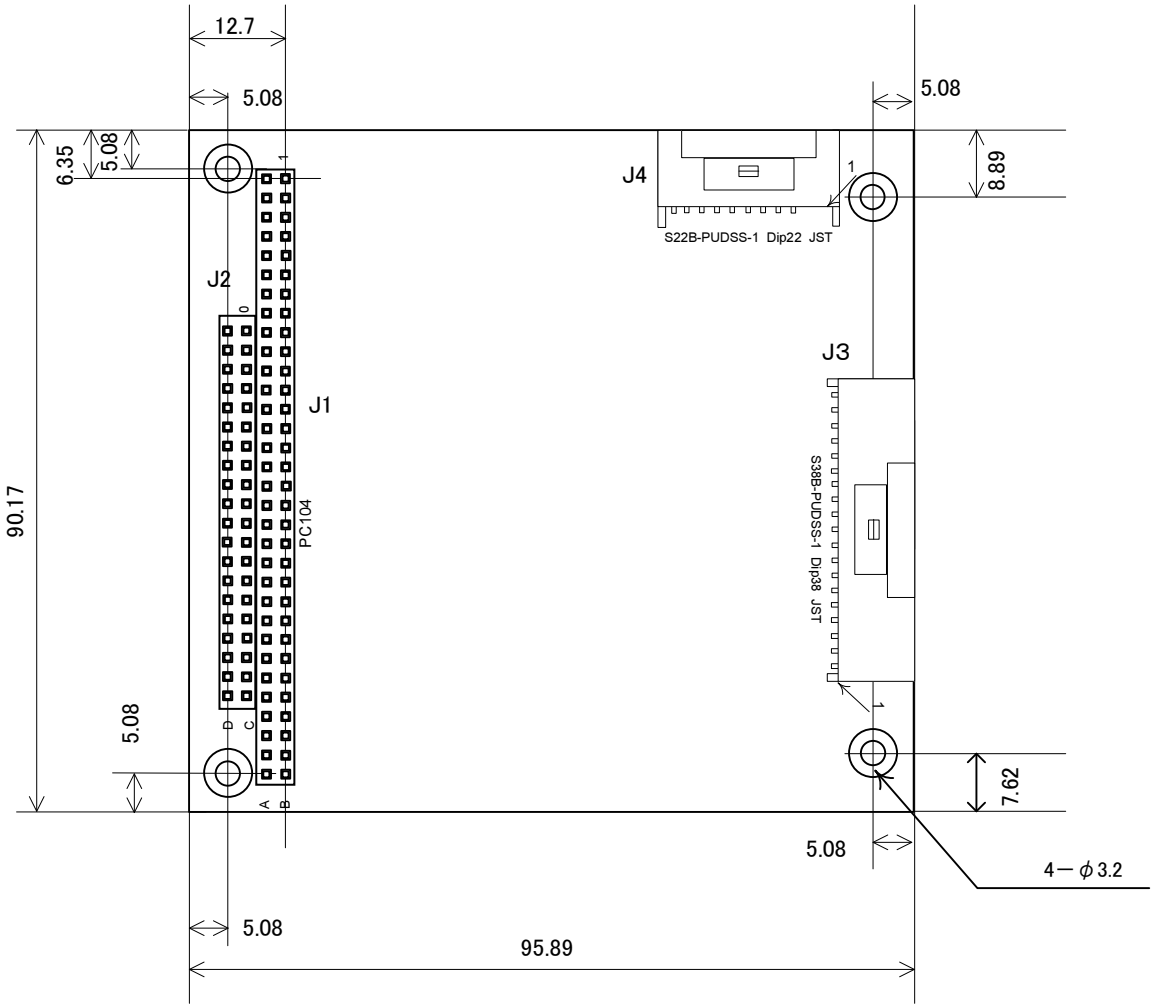
2 仕様

AD部	ADコンバータ	AD7612BSTZ	AnalogDevice
	分解能	16bit	
	入力電圧範囲	0～5V、0～10V、±5V、±10Vをソフトウェア選択	
	低消費	パワーダウン機能の装備	
	AD変換速度	60nS（カプラ）＋0.25uS（セレクタ）＋1.7uS（AD変換）	チャンネル切替を含む
	チャンネル数	16ch（シングル）または 8ch（差動）選択	
	ADコード	バイナリまたは 2 の補数をソフトウェア選択	
	変換開始トリガ	ソフトウェア設定	
	REF電圧	外部基準電圧（ADR435）を採用	
	その他の入力	チップ温度および外部基準電圧の測定が可能。	（シングルエンド時）
デジタル入出力	出力数	アイソレーションデジタル出力　8ch （外部接続I_C=5mA　max）	状態表示あり
	入力数	アイソレーションデジタル入力　8ch （外部接続 12V=4.6mA，24V=9.5mA）	状態表示あり
	外部使用電源	＋12Vor＋24V電源の使用が可能	
標準バス		PC104 bus準拠　(8bit I/O Bus対応)	
絶縁		PC-104busと外部回路のアイソレーション	
±12V供給電源	出力電流	50mA（max）	
電源		5V　1A（MAX）	
動作環境		温度 0～50℃、湿度 35%～85%（無結露）	
外形寸法		96ｍｍ×90ｍｍ	
環境対応		RoHS	

3 ブロック図


Analog Input Connector
J3
Digital I/O Connector
J4
16ch
Multiplexer
HPC-520
Reference
voltage
ADR43
16bit
AD Converter
AD7612
OSC
40MHz
ISOLATORS
iCoupler &
Photocoupler
Photo Isolation
Input 8bit
Photo Isolation
Output 8bit
CPLD MAXⅡ
PC-104bus Contro
ADC Contro
Port I/O Control
Data
Buffer
JP
Address
Comparator
Address
Buffer
Control Signa
Buffer
Power Supply
+3 3V
Power Supply
Isc DC-DC
±12V
+3.3V
±12V
SD7~0
IRQ
SW
SA15~4
SA4~0
+5V
+5V
PC-104bus Connector
J1

4 外形図


12.7
5.08
5.08
6.35
5.08
J4
1
S22B-PUDSS-1 Dip22 JST
8.89
J2
J3
J1
PC104
S38B-PUDSS-1 Dip38 JST
90.17
5.08
7.62
5.08
4－φ3.2
5.08
95.89

単位：mm

5 I/O アドレス一覧

PC104 バス I/O Space

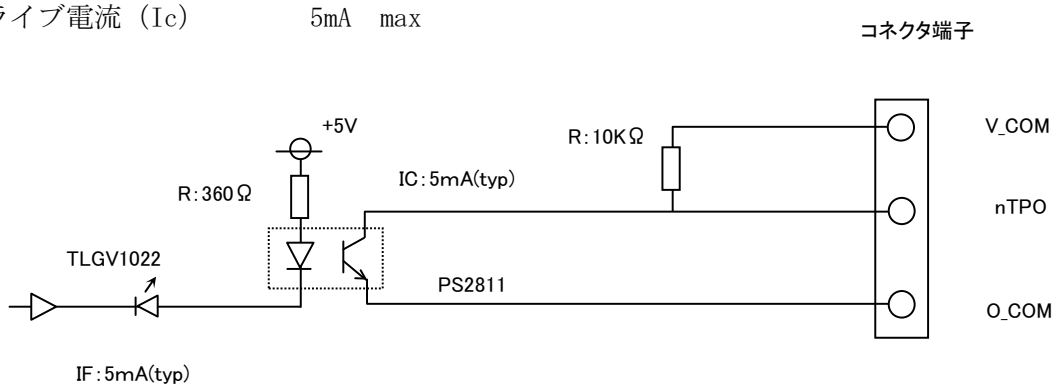
IO アドレス	サイズ (byte)	定義	R/W	転送 ｱｸﾉﾘｯｼﾞ	バス幅
xxx0h	1	AD Low Data	R	—	8
xxx1h	1	AD High Data	R	—	8
xxx2h	1	Analog Channel Select	R/W	—	8
xxx3h	1	AD Status/IT Reset	R/W	—	8
xxx4h	1	Digital Input/Output Register	R/W	—	8
xxx5h	1	AD Control	R/W	—	8
xxx6h	1	AD Triger	W	—	8

※ xxx はスイッチで設定されます。

6 デジタル入出力の詳細

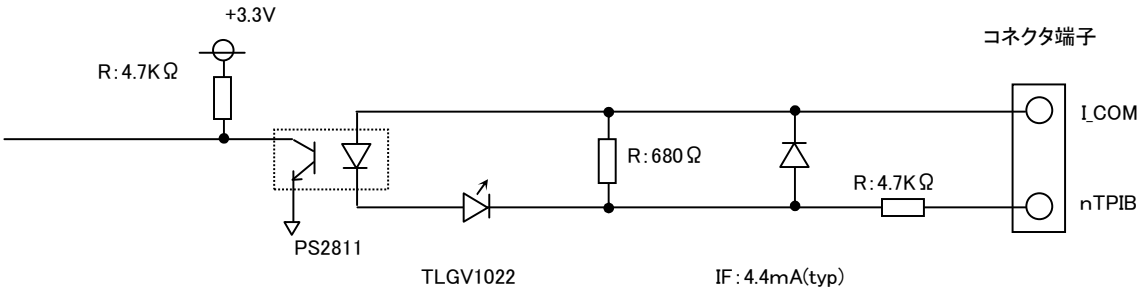
1) フォトアイソレーション出力

・8 出力
・出力タイプ　オープンコレクタ
・絶縁耐圧　24V max
・ドライブ電流（Ic）　5mA max



2) フォトアイソレーション入力

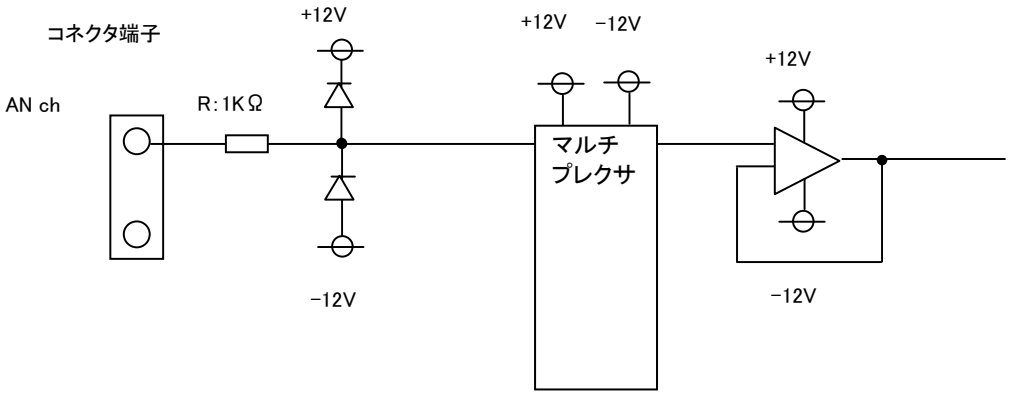
・8 入力
・入力　シンク型出力に対応
・絶縁耐圧　24V max
・ドライブ電流　5mA max



7 アナログ入力の詳細

アナログ入力と PC104 バス側とは絶縁されております。

・ アナログ入力	16 入力（AN0～15)。
・ 入力電圧範囲	0～5V、 0～10V、±5V、±10V プログラム選択。
・ 分解能	16bit 。
・ 1digit	20V÷65535 [V/digit]＝0.305[mV/digit] (入力電圧範囲±10V の場合)
・差動/シングルエンド指定	ジャンパ選択。 (差動入力 8ch、シングルエンド入力 16ch)
・ 基準電圧	外部基準電圧 ADR435 を使用。
・ AD 変換開始トリガ	ソフトウェアトリガ。
・ LSI のパワーダウン	ソフトウェア制御可能。
・ 出力コード選択	2 の補数またはバイナリ出力選択はソフトで指定可能。
・ 動作モード	ワープモード、ノーマルモード、インパルスモード をソフトウェア指定可能。 （ノーマルモードを推奨)
・ AD 変換速度	約 1.7us（ノーマルモードの時)。
・ スループツト	ノーマルモードで同一チャンネルの AD 変換では 500Kbps ただし、PC104 バスのマスタ側の処理能力によります。



8 割込み機能

ボードの割込み発生要因

1) AD 変換終了

注：PC104 バスの割込みレベルはジャンパーで選択。

9 PC104 使用 I/O バスの詳細

1) アドレスバス（SA0～15）	16 ビット
2) データバス（SD0～7）	8 ビット
3) アクセス空間	I/O 空間サポート
4) DMA 要求（DRQ1）	未サポート
5) 割込み（IRQ3～9）	ジャンパーで選択可能
6) 電源（5V）	5V のみサポート
7) 電源（-5V, ±12V）	未サポート

10 コントロール／ステータス・レジスタ

AD データレジスタ（下位バイト）

	D7	D6	D5	D4	D3	D2	D1	D0
XXX0h	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
	R	R	R	R	R	R	R	R

AD7～0

AD 変換された下位データ

AD データレジスタ（下位バイト）

	D7	D6	D5	D4	D3	D2	D1	D0
XXX1h	AD15	AD14	AD13	AD12	AD11	AD10	AD9	AD8
	R	R	R	R	R	R	R	R

AD15～8

AD 変換された上位データ

※ xxx はスイッチで設定されます。

Analog Channel Select & AD Triger

AD 制御レジスタ

	D7	D6	D5	D4	D3	D2	D1	D0
XXX2h	—	IE	—	SEL4	SEL3	SEL2	SEL1	SEL0
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

SEL4～0

アナログチャンネルを選択する

SEL4	SEL3	SEL2	SEL1	SEL0	選択チャンネル	備考
0	0	0	0	0	0	
0	0	0	0	1	1	
0	0	0	1	0	2	
0	0	0	1	1	3	
0	0	1	0	0	4	
0	0	1	0	1	5	
0	0	1	1	0	6	
0	0	1	1	1	7	
0	1	0	0	0	8	
0	1	0	0	1	9	
0	1	0	1	0	10	
0	1	0	1	1	11	
0	1	1	0	0	12	
0	1	1	0	1	13	
0	1	1	1	0	14	
0	1	1	1	1	15	
1	0	0	0	0	16	ソフトキャリブレーション AD7612 温度センサー(TEMP) 注 2
1	0	0	0	1	17	ソフトキャリブレーション 5V (REF 電圧) 注 2
1	0	0	1	0	18	ソフトキャリブレーション 0V (AGND) 注 2
—	—	—	—	—	—	—
1	1	1	1	1	未選択	

注 1 指定以外のコードは使用不可
注 2 16ch シングルモードのときのみ有効

IE

AD 変換終了割込みイネーブル
0：割込みマスク
1：割込みイネーブル

AD Status

AD ステータスレジスタ

	D7	D6	D5	D4	D3	D2	D1	D0
XXX3h	nCBUSY	ー	nINT	—	—	—	—	—
	R	R	R	R	R	R	R	R

nINT

割込みステータス

0：AD 変換終了割込み発生

1：AD 変換終了割込み発生なし

nCBUSY

本 AD 基板のデータ変換状態

0：AD 変換およびシリアルからパラレル変換中、または AD コントロールデータ送信中。

1：AD レディ状態

注意 3　割込みイネーブル状態で使用すること。nCBUSY＝1 かつ nINT＝0 で AD 変換終了状態です。

割り込みリセットレジスタ

	D7	D6	D5	D4	D3	D2	D1	D0
XXX3h	—	—	—	—	—	—	—	—
	W	W	W	W	W	W	W	W

注意 3　このアドレスへの書込み動作により割込み nINT ビットが 1 にリセットされます。

Digital Input Register

フォトアイソレーションデジタル入力

	D7	D6	D5	D4	D3	D2	D1	D0
XXX4h	TPI7	TPI6	TPI5	TPI4	TPI3	TPI2	TPI1	TPI0
	R	R	R	R	R	R	R	R

bit	制御ﾎﾞｰﾄﾞ 信号名	ターゲット 信号名	0	1
D0	TPI0			
D1	TPI1			
D2	TPI2			
D3	TPI3			
D4	TPI4			
D5	TPI5			
D6	TPI6			
D7	TPI7			

※ インタフェースに LOW が入力されるとレジスタに 1 が読込まれます。

Digital Output Register

フォトアイソレーションデジタル出力

	D7	D6	D5	D4	D3	D2	D1	D0
XXX4h	TPO7	TPO6	TPO5	TPO4	TPO3	TPO2	TPO1	TPO0
	W	W	W	W	W	W	W	W

bit	制御ﾎﾞｰﾄﾞ 信号名	ターゲット 信号名	0	1
D0	TPO0			
D1	TPO1			
D2	TPO2			
D3	TPO3			
D4	TPO4			
D5	TPO5			
D6	TPO6			
D7	TPO7			

※ レジスタに 1 を書込むと、インタフェースには LOW が出力される。

AD Control

AD コントロールレジスタ

	D7	D6	D5	D4	D3	D2	D1	D0
XXX5h	START	BIPOLAR	TEN	PD	IMPULSE	WART	OB/n2C	—
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

D7　START　スタート・ビット。START がハイレベルの場合、SCCLK の最初の立上りでレジスタに新しい設定のロードが開始されます。

D6　BIPOLAR　入力範囲の選択。以下に基づいて、ビット 6 の TEN とともに使用します。

入力範囲	BIPOLAR	TEN
0～5V	ローレベル	ローレベル
0～10V	ローレベル	ハイレベル
±5V	ハイレベル	ローレベル
±10V	ハイレベル	ハイレベル

D5　TEN　入力範囲の選択。ビット 7 の BIPOLAR を参照。

D4　PD　パワーダウン。

PD＝ローレベル、通常動作。

PD＝ハイレベル、ADC をパワーダウン。

パワーダウン時にアクセス可能です。ADC をパワーアップするには、次の設定時に PD＝ローレベルを書き込みます。

D3　IMPULSE　モード選択。以下に基づいて、ビット 3 の WARP とともに使用します。

モード	WARP	IMPULSE
ノーマル	ローレベル	ローレベル
インパルス	ローレベル	ハイレベル
ワープ	ハイレベル	ローレベル
ノーマル	ハイレベル	ハイレベル

※ノーマルモードで使用してください。

D2　WARP　モード選択。ビット 4 の IMPULSE を参照。

D1　OB/2C　出力コーディング。

OB/2C＝ローレベル、2 の補数出力を使用。

OB/2C＝ハイレベル、ストレート・バイナリ出力を使用。

D0　RSV　予備。

出力コードと入力電圧の理論値

	V_{REF} = 5 V				Digital Output Code	
Description	V_{IN} = 5 V	V_{IN} = 10 V	V_{IN} = ±5 V	V_{IN} = ±10V	StraightBinary	TwosComplement
FSR - 1 LSB	4.999924 V	9.999847 V	+4.999847 V	+9.999695 V	0xFFFF [1]	0x7FFF [1]
FSR - 2 LSB	4.999847 V	9.999695 V	+4.999695 V	+9.999390 V	0xFFFE	0x7FFE
Midscale+1LSB	2.500076 V	5.000153 V	+152.6 µV	+305.2 µV	0x8001	0x0001
Midscale	2.5 V	5.000000 V	0 V	0 V	0x8000	0x0000
Midscale-1LSB	2.499924 V	4.999847 V	-152.6 µV	-305.2 µV	0x7FFF	0xFFFF
-FSR + 1 LSB	76.3 µV	152.6 µV	-4.999847 V	-9.999695 V	0x0001	0x8001
-FSR	0 V	0 V	-5 V	-10 V	0x0000 [2]	0x8000 [2]

1 これはアナログ入力範囲より上に対するコードでもあります（$V_{IN+} - V_{IN-} > V_{REF} - V_{REFGND}$）。

2 これはアナログ入力範囲より下に対するコードでもあります（$V_{IN+} - V_{IN-} < -V_{REF} + V_{REFGND}$）。

AD Triger

AD スタートレジスタ

	D7	D6	D5	D4	D3	D2	D1	D0
XXX6h	ADC	—	—	—	—	—	—	—
	W	W	W	W	W	W	W	W

ADC

AD 変換開始ビット

0：AD 変換しない

1：AD 変換開始

※ このビットを“1”にして書込むことにより AD 変換が開始されます。

11 設定

11.1 スイッチおよびジャンパの設定

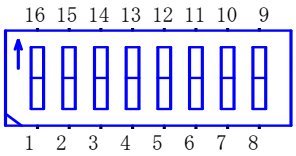
11.1.1 スイッチおよびジャンパ設定の詳細

● PC104 ボードの I/O アドレスの設定

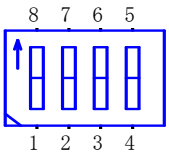
ベース I/O アドレスは SW1、SW2 で設定します。このスイッチは ON で“0”OFF で“1”になります。

SA アドレス	SA15	SA14	SA13	SA12	SA11	SA10	SA9	SA8	SA7	SA6	SA5	SA4
SW1 番号	1	2	3	4	5	6	7	8				
SW2 番号									1	2	3	4

SW1



SW2



● PC104 ボード割込み設定

JP1 SIRQ 9 7 6 5 4 3	ジャンパ設定	設定内容
11 9 7 5 3 1 ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ 12 10 8 6 4 2	1-2 ショート	SIRQ3
	3-4 ショート	SIRQ4
	5-6 ショート	SIRQ5
	7-8 ショート	SIRQ6
	9-10 ショート	SIRQ7
	11-12 ショート	SIRQ9

※ ▭ 印は、出荷設定。

※ 割込みレベルは、1 個設定する。

● JP2 は CPLD リサーブ端子の設定

このジャンパーは、CPLD のリザーブ端子で、一般ユーザーの使用は不可。

● JP3 は JPEG 端子

ALTERA 用デバイスの書込み端子。一般ユーザーの使用は不可。

● 差動、シングルエンドの設定

AD 入力を差動またはシングルエンドで行う場合の設定。

設定は JP4, JP5 をセットで設定します。 切替は電源が OFF の時に行って下さい。

JP4	ジャンパ設定	設定内容
1 2 ○ ○ ○ ○ 3 4	1-2 ショート	16ch シングルエンド
	3-4 ショート	8ch 差動

JP5	ジャンパ設定	設定内容
1 2 3 ○ ○ ○	1-2 ショート	16ch シングルエンド
	2-3 ショート	8ch 差動

※ ▭ 印は、出荷設定。

※ 出荷時は 16ｃｈ シングルエンドです

12 コネクタ

● PC104 bus コネクタ

PC104 のコネクタ 64 極、40 極のコネクタを設けています。
コネクタのピンアサインは以下のとおりです。
40 極のコネクタは、実装が可能ですが本 I/O ボードでは未実装です。

J1				
Pin	A		B	
1	IOCHOK*	N.C.	GND	
2	D7		RSTDRV	
3	D6		+5V	
4	D5		IRQ9	N.C.
5	D4		-5V	N.C.
6	D3		DRQ2	N.C.
7	D2		-12V	N.C.
8	D1		ENDXFR*	N.C.
9	D0		+12V	N.C.
10	IOCHRDY		GND/KEY	N.C.
11	AEN		SMEMW*	N.C.
12	A19	N.C	SMEMR*	N.C.
13	A18	N.C	IOW*	
14	A17	N.C	IOR*	
15	A16	N.C	DACK3*	N.C.
16	A15		DRQ3	N.C.
17	A14		DACK1*	N.C
18	A13		DRQ1	N.C
19	A12		REFRESH*	N.C
20	A11		SYSCLK	8MHz
21	A10		IRQ7	
22	A9		IRQ6	
23	A8		IRQ5	
24	A7		IRQ4	
25	A6		IRQ3	
26	A5		DACK2*	N.C
27	A4		TC	N.C.
28	A3		BALE	N.C.
29	A2		+5V	
30	A1		OSC	N.C.
31	A0		GND	
32	GND		GND	

※ N.C は本 I/O ボードでは未接続。

J2				
Pin	D		C	
0	GND		GND	
1	MEMCS16*	N. C.	SBHE*	N. C.
2	IOCS16*	N. C.	LA23	N. C.
3	IRQ10	N. C.	LA22	N. C.
4	IRQ11	N. C.	LS21	N. C.
5	IRQ12	N. C.	LS20	N. C.
6	IRQ15	N. C.	LS19	N. C.
7	IRQ14	N. C.	LA18	N. C.
8	DACK0*	N. C.	LA17	N. C.
9	DRQ0	N. C.	MEMR*	N. C.
10	DACK5*	N. C.	MEMW*	N. C.
11	DRQ5	N. C.	SD8	N. C.
12	DACK6*	N. C.	SD9	N. C.
13	DRQ6	N. C.	SD10	N. C.
14	DACK7*	N. C.	SD11	N. C.
15	DRQ7	N. C.	SD12	N. C.
16	+5V		SD13	N. C.
17	MASTER*	N. C.	SD14	N. C.
18	GND		SD15	N. C.
19	GND		GND/KEY	N. C.

J3 （アナログ入力）

Pin	シングルエンド	差動.信号	TARGET 信号	Pin	信号名	TARGET 信号
1	AIN0	AIN0+		2	AGND	
3	AIN8	AIN0-		4	AGND	
5	AIN1	AIN1+		6	AGND	
7	AIN9	AIN1-		8	AGND	
9	AIN2	AIN2+		10	AGND	
11	AIN10	AIN2-		12	AGND	
13	AIN3	AIN3+		14	AGND	
15	AIN11	AIN3-		16	AGND	
17	AIN4	AIN4+		18	AGND	
19	AIN12	AIN4-		20	AGND	
21	AIN5	AIN5+		22	AGND	
23	AIN13	AIN5-		24	AGND	
25	AIN6	AIN6+		26	AGND	
27	AIN14	AIN6-		28	AGND	
29	AIN7	AIN7+		30	AGND	
31	AIN15	AIN7-		32	AGND	
33	—	—		34	AGND	
35	-12V			36	AGND	
37	＋12V			38	AGND	

※ ±12V 電源の使用可能電流容量は各 max30mA です

J4 (Photo IN／OUT)

Pin	信号名	TGT Pin No.	TARGET 信号	Pin	信号名	TGT Pin No.	TARGET 信号
1	nTPO1			2	nTPO2		
3	nTPO3			4	nTPO4		
5	nTPO5			6	nTPO6		
7	nTPO7			8	nTPO8		
9	O_COM			10	O_COM		
11	V_COM			12	V_COM		
13	nTPIB1			14	nTPIB2		
15	nTPIB3			16	nTPIB4		
17	nTPIB5			18	nTPIB6		
19	nTPIB7			20	nTPIB8		
21	I_COM			22	I_COM		

※ nTPO*は 10KΩ抵抗が接続されており、その片側が V_COM 端子に接続されています。
※ 6 デジタル入出力の詳細を参照。

13 AD 変換制御フローチャート